

DERWENT-ACC-NO: 2003-498143

DERWENT-WEEK: 200347

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Antistatic property thermoplastic resin composition for integrated chips, comprises thermoplastic elastomer, ethylene-(meth)acrylic acid copolymer and metallic salt

PATENT-ASSIGNEE: RIKEN VINYL KOGYO KK[RIKEN]

PRIORITY-DATA: 2001JP-0243001 (August 9, 2001)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 2003055567 A	February 26, 2003	N/A	012	C08L 101/02

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP2003055567A	N/A	2001JP-0243001	August 9, 2001

INT-CL (IPC): C08K003/00, C08K005/35, C08K005/42, C08L101/02,
C08L101/02, C08L023:08

ABSTRACTED-PUB-NO: JP2003055567A

BASIC-ABSTRACT:

NOVELTY - The antistatic property thermoplastic resin composition comprises

(1) thermoplastic elastomer with polar group (in wt.pts) (100);

(2) ethylene-(meth)acrylic acid copolymer or its salt and/or annular imino ether compound (0.01-15); and

(3) metallic salt comprising cation of alkali or alkaline earth metal and anion which undergoes ion dissociation (0.001-5).

USE - For integrated circuit chips and trays.

ADVANTAGE - The resin composition has excellent antistatic property and thermal stability during molding.

CHOSEN-DRAWING: Dwg.0/0

TITLE-TERMS: ANTISTATIC PROPERTIES THERMOPLASTIC RESIN COMPOSITION INTEGRATE CHIP COMPRISE THERMOPLASTIC ELASTOMER ETHYLENE METHO ACRYLIC ACID COPOLYMER METALLIC SALT

DERWENT-CLASS: A14 A23 A25 E12 E33 E34

CPI-CODES: A04-G08A; A07-A04; A08-S04; A12-E04; A12-E07C; E05-A; E05-B01;
E07-E01; E07-E02; E10-A08C; E10-A10D; E31-C; E31-Q02; E32-B; E33-B;
E33-E; E33-G; E34-B03; E34-B04; E34-D02; E34-D03;

CHEMICAL-CODES:

Chemical Indexing M3 *01*

Fragmentation Code

A103 A940 C017 C108 C300 C730 C801 C803 C804 C805
C807 M411 M781 M782 M904 M905 M910 Q130 Q140 Q603
R023 R043

Specific Compounds

01826K 01826M 01826U

Registry Numbers

1826U

Chemical Indexing M3 *02*

Fragmentation Code

A111 A940 C017 C108 C300 C730 C801 C803 C804 C805
C807 M411 M630 M781 M782 M904 M905 M910 Q130 Q140
Q603 R023 R043

Specific Compounds

01691K 01691M 01691U

Registry Numbers

1691U

Chemical Indexing M3 *03*

Fragmentation Code

A212 A940 C017 C108 C300 C730 C801 C803 C804 C805

C807 M411 M630 M781 M782 M904 M905 M910 Q130 Q140
Q603 R023 R043
Specific Compounds
04887K 04887M 04887U

Chemical Indexing M3 *04*
Fragmentation Code
A119 A940 C017 C108 C300 C730 C801 C803 C804 C805
C807 M411 M781 M782 M904 M905 M910 Q130 Q140 Q603
R023 R043
Specific Compounds
01771K 01771M 01771U
Registry Numbers
1771U

Chemical Indexing M3 *05*
Fragmentation Code
A103 A960 C710 K0 K4 K431 K432 M210 M211 M271
M281 M320 M411 M510 M520 M530 M540 M620 M630 M781
M782 M904 M905 Q130 Q140 Q603 R023 R043
Specific Compounds
A0LXMK A0LXMM A0LXMU

Chemical Indexing M3 *06*
Fragmentation Code
A103 A960 C316 C710 H6 H607 H685 H689 K0 K3
K352 K399 M280 M311 M322 M344 M362 M392 M411 M510
M520 M530 M540 M620 M630 M781 M782 M904 M905 Q130
Q140 Q603 R023 R043
Specific Compounds
A0AWKK A0AWKM A0AWKU

Chemical Indexing M3 *07*
Fragmentation Code
A119 A960 C316 C710 H6 H607 H685 H689 K0 K3
K352 K399 M280 M311 M322 M344 M362 M392 M411 M510
M520 M530 M540 M620 M630 M781 M782 M904 M905 Q130
Q140 Q603 R023 R043
Specific Compounds
A2944K A2944M A2944U

Chemical Indexing M3 *08*
Fragmentation Code
A111 A960 C316 C710 H6 H607 H685 H689 K0 K3
K352 K399 M280 M311 M322 M344 M362 M392 M411 M510
M520 M530 M540 M620 M630 M781 M782 M904 M905 Q130
Q140 Q603 R023 R043
Specific Compounds
A0DH2K A0DH2M A0DH2U

Chemical Indexing M3 *09*
Fragmentation Code
A103 A960 C316 C710 H6 H685 H689 K0 K4 K442
K499 L6 L620 M280 M311 M323 M343 M344 M362 M383
M391 M393 M411 M510 M520 M530 M540 M620 M630 M781
M782 M904 M905 Q130 Q140 Q603 R023 R043
Specific Compounds
A2UWVK A2UWVM A2UWVU

Chemical Indexing M3 *10*
Fragmentation Code
A111 A960 C316 C710 H6 H685 H689 K0 K4 K442
K499 L6 L620 M280 M311 M323 M343 M344 M362 M383
M391 M393 M411 M510 M520 M530 M540 M620 M630 M781
M782 M904 M905 Q130 Q140 Q603 R023 R043
Specific Compounds
A9ULZK A9ULZM A9ULZU

Chemical Indexing M3 *11*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 C017 C100
C730 C801 C803 C804 C805 C806 C807 M411 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97601-K 200094-97601-M 200094-97601-U

Chemical Indexing M3 *12*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 C035 C100
C730 C801 C803 C804 C805 C806 C807 M411 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97602-K 200094-97602-M 200094-97602-U

Chemical Indexing M3 *13*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 C009 C100
C730 C801 C803 C804 C805 C806 C807 M411 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97603-K 200094-97603-M 200094-97603-U

Chemical Indexing M3 *14*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 C053 C100
C730 C801 C803 C804 C805 C806 C807 M411 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97604-K 200094-97604-M 200094-97604-U

Chemical Indexing M3 *15*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 C108 C730
C801 C802 C803 C804 C807 M411 M781 M782 M904 M905
Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97605-K 200094-97605-M 200094-97605-U

Chemical Indexing M3 *16*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A960 C710 C801
C802 C803 C804 C805 C806 C807 K0 L1 L120 M280
M320 M411 M510 M520 M530 M540 M620 M640 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97606-K 200094-97606-M 200094-97606-U

Chemical Indexing M3 *17*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 C017 C108
C300 C730 C801 C803 C804 C805 C807 M411 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97607-K 200094-97607-M 200094-97607-U

Chemical Indexing M3 *18*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A960 C710 C801
C802 C803 C804 C805 C806 C807 H6 H607 H685 K0
K4 K431 K432 M280 M311 M321 M344 M362 M391 M411
M510 M520 M530 M540 M620 M630 M781 M782 M904 M905
Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97608-K 200094-97608-M 200094-97608-U

Chemical Indexing M3 *19*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A940 B105 B720
B752 B770 B809 B831 C009 C100 C803 C804 C805 C806
C807 H607 M411 M781 M782 M904 M905 Q130 Q140 Q603
R023 R043
Markush Compounds
200094-97609-K 200094-97609-M 200094-97609-U

Chemical Indexing M3 *20*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A960 C316 C710
C801 C802 C803 C804 C805 C806 C807 H6 H607 H685
H689 K0 K3 K352 K399 M280 M311 M322 M344 M362
M392 M411 M510 M520 M530 M540 M620 M630 M781 M782
M904 M905 Q130 Q140 Q603 R023 R043
Markush Compounds
200094-97610-K 200094-97610-M 200094-97610-U

Chemical Indexing M3 *21*
Fragmentation Code
A100 A103 A111 A119 A200 A212 A220 A960 C316 C710
C801 C802 C803 C804 C805 C806 C807 H6 H685 H689
K0 K4 K442 K499 L6 L650 M280 M311 M312 M321
M322 M332 M344 M362 M393 M411 M510 M520 M530 M540
M620 M630 M781 M782 M904 M905 Q130 Q140 Q603 R023
R043
Markush Compounds
200094-97611-K 200094-97611-M 200094-97611-U

Chemical Indexing M3 *22*

Fragmentation Code
F012 F019 F610 F699 G012 G100 M1 M113 M119 M280
M320 M413 M510 M522 M531 M540 M730 M782 M904 M905
Q110 Q130 Q140 Q603 R023 R043
Specific Compounds
12478K 12478Q 12478M

Chemical Indexing M3 *23*

Fragmentation Code
C316 F012 F014 F015 F016 F017 F019 F021 F029 F610
F640 F699 G001 G002 G003 G010 G011 G012 G013 G019
G020 G021 G022 G029 G030 G033 G034 G035 G039 G040
G050 G100 G111 G112 G113 G221 G299 G553 G563 G599
H541 H542 H543 H594 H599 J581 J582 J583 K442 K499
M1 M111 M113 M115 M116 M119 M121 M123 M125 M126
M129 M131 M132 M135 M139 M141 M142 M149 M150 M210
M211 M212 M213 M214 M215 M216 M220 M221 M222 M223
M224 M225 M226 M231 M232 M233 M240 M280 M281 M282
M283 M311 M312 M313 M314 M315 M316 M320 M321 M322
M323 M331 M332 M333 M340 M342 M413 M510 M522 M530
M531 M532 M533 M540 M541 M542 M543 M730 M782 M904
M905 Q110 Q130 Q140 Q603 R023 R043

Ring Index

00237

Markush Compounds

200094-97612-K 200094-97612-Q 200094-97612-M

UNLINKED-DERWENT-REGISTRY-NUMBERS: 1691U; 1771U ; 1826U

ENHANCED-POLYMER-INDEXING:

Polymer Index [1.1]

O18 ; P0839*R F41 D01 D63 ; P0760 P0635 P0839 H0260 F41 F70 D01
D63 ; P0953 P0839 P0964 H0260 F34 F41 D01 D63 ; P0635*R F70 D01
; P0964*R F34 D01 ; H0135 H0124 ; H0260 ; S9999 S1434

Polymer Index [1.2]

O18 ; H0022 H0011 ; R00326 G0044 G0033 G0022 D01 D02 D12 D10 D51
D53 D58 D82 ; G0282*R G0271 G0260 G0022 D01 D12 D10 D26 D51 D53
D58 D83 F36 F35 G0306*R D84 ; S9999 S1434 ; P1150 ; P0088

Polymer Index [1.3]

O18 ; H0022 H0011 ; R00326 G0044 G0033 G0022 D01 D02 D12 D10 D51
D53 D58 D82 ; R00446 G0282 G0271 G0260 G0022 D01 D12 D10 D26 D51
D53 D58 D60 D83 F36 F35 ; S9999 S1434 ; P1150 ; P0088 ; P0168

Polymer Index [1.4]

O18 ; H0022 H0011 ; R00326 G0044 G0033 G0022 D01 D02 D12 D10 D51
D53 D58 D82 ; R00460 G0306 G0271 G0260 G0022 D01 D12 D10 D26 D51
D53 D58 D60 D84 F36 F35 ; S9999 S1434 ; P1150 ; P0088 ; P0179

Polymer Index [1.5]

O18 ; P1387 D01 D11 D10 F07 F34 ; S9999 S1434

Polymer Index [1.6]

O18 ; P1592*R F77 D01 ; H0011*R ; H0260 ; H0135 H0124 ; S9999 S1434

Polymer Index [1.7]

O18 ; P0839*R F41 D01 D63 ; P1978*R P0839 D01 D50 D63 F41 ; H0011*R

; H0260 ; H0282 ; H0135 H0124 ; S9999 S1434

Polymer Index [1.8]

O18 ; P0964*R F34 D01 ; H0011*R ; H0260 ; H0282 ; H0135 H0124 ;
S9999 S1434

Polymer Index [1.9]

O18 ; P0635*R F70 D01 ; P1934*R P0635 D01 D50 F70 ; H0011*R ; H0260
; H0282 ; H0135 H0124 ; S9999 S1434

Polymer Index [1.10]

O18 ; ND01 ; ND04 ; K9745*R ; Q9999 Q7374*R Q7330 ; Q9999 Q7476
Q7330 ; Q9999 Q7454 Q7330 ; B9999 B4682 B4568 ; N9999 N5970*R ;
N9999 N5925 N5914 ; B9999 B5163 B5152 B4740 ; B9999 B3623 B3554

Polymer Index [1.11]

O18 ; D01 D11 D10 D22*R D61*R D69 F62 F72 F* 7A ; R06214 D01 D11
D10 D50 D60 D69 D81 F62 F* 7A ; D00 D61*R Li 1A Na K* Mg 2A 2A*R
1A*R Ca Cl 7A Br I* N* 5A ; A999 A602 A566 ; A999 A771

SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C2003-133330

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-55567

(P2003-55567A)

(43)公開日 平成15年2月26日 (2003.2.26)

(51)Int.Cl.

C 08 L 101/02

C 08 K 3/00

5/35

5/42

// (C 08 L 101/02

識別記号

F I

マークト(参考)

C 08 L 101/02

4 J 0 0 2

C 08 K 3/00

5/35

5/42

C 08 L 23:08

審査請求 未請求 請求項の数10 O.L (全 12 頁) 最終頁に統く

(21)出願番号

特願2001-243001(P2001-243001)

(71)出願人 000250384

リケンテクノス株式会社

東京都中央区日本橋本町3丁目11番5号

(22)出願日

平成13年8月9日 (2001.8.9)

(72)発明者 大越 郁夫

東京都中央区日本橋本町3丁目11番5号

理研ビニル工業株式会社内

(74)代理人 100085545

弁理士 松井 光夫

Fターム(参考) 4J002 BB082 BB102 CF031 CF191

CK031 CK041 CL071 CL081

DE197 EU216 EU226 EU236

EV257 GQ00

(54)【発明の名称】 制電性熱可塑性樹脂組成物

(57)【要約】

【課題】 制電性に優れ、かつ成形時の熱安定性、物理特性などに優れた熱可塑性樹脂組成物を提供する。

【解決手段】 下記成分:

(a) 極性基を有する熱可塑性エラストマー 100重量部、(b)エチレンと(メタ)アクリル酸またはその塩との共重合体、及び/又は、環状イミノエーテル化合物 0.01~15重量部、および(c)アルカリ金属又はアルカリ土類金属のカチオンと、イオン解離可能なアニオンとによって構成される金属塩 0.001~5重量部を含む事を特徴とする制電性熱可塑性樹脂組成物。

(12) UK Patent Application (19) GB (11) 2 127 380 A

(21) Application No 8310536

(22) Date of filing
19 Apr 1983

(30) Priority data
(31) 8223030

8235030

(32) 10 Aug 1982
8 Dec 1982

(33) United Kingdom (GB)

(43) Application published
11 Apr 1984

(51) INT CL³ B65D 25/54
81/00

(52) Domestic classification
B8P Q

B6A 1G2 1G3B 1G3X

1G7AX 1R130

1R314C1E 1R429X 2A2

2L 2P2 T17D

U1S 2054 B8P

(56) Documents cited

GB A 2081226

GB 1593760

US 4327832

WO 79/01123

(58) Field of search

B8P

(71) Applicant

Peak Plastic and Metal

Products Limited

(Hong Kong)

7/F Flat A

Cheong Tai Industrial

Bldg

50-56 Fui Yiu Kok

Street

Tsuen Wan

New Territories

Hong Kong

(72) Inventors

Yun Kai Lee

Stanley Kwok

(74) Agent and/or Address for
Service

Mewburn Ellis & Co

2-3 Cursitor Street

London EC4A 1BQ

(54) Packaging tubes for electronic components

(57) An antistatic packaging tube containing electronic components (12), especially DIL encapsulated integrated circuits, and having a window 32 of transparent material along its length is so designed, relative to the shape of the packaged components (12), that the components (12) cannot come into contact with the material of the window 32. In this way the component 12 is less likely to be damaged by static electric charges on the window 32.

There may be two such windows 32, 32a, Figs 8-11 (not shown), which strengthens the tube since the window material is stronger than the antistatic material of the rest of the tube.

Preferably both clear and opaque

antistatic materials are extruded together to form the tube, using apparatus with two or three main extruder screws (43, 43a, 44), Figs. 14-16 (not shown).

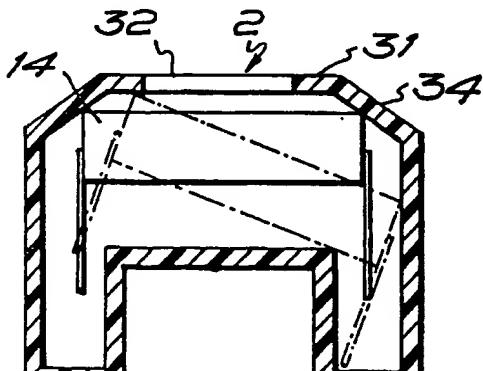


FIG. 6.

GB 2 127 380 A



(19) Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) Publication number: 0 470 920 A1

(12)

EUROPEAN PATENT APPLICATION

(21) Application number: 91480098.2

(51) Int. Cl.⁵: H05K 13/00

(22) Date of filing: 02.07.91

(30) Priority: 08.08.90 US 564247

(43) Date of publication of application:
12.02.92 Bulletin 92/07

(84) Designated Contracting States:
DE FR GB

(71) Applicant: International Business Machines Corporation
Old Orchard Road
Armonk, N.Y. 10504 (US)

(72) Inventor: Manca, Anthony
10 Dennis Road
Wappingers Falls, New York 12590 (US)
Inventor: Mayron, Henry
39 Briarcliff Road
Poughkeepsie, New York 12603 (US)
Inventor: Pratt, James Darlington
Old Troy Road
Wappingers Falls, New York 12590 (US)

(74) Representative: Colas, Alain
Compagnie IBM France Département de
Propriété Intellectuelle
F-06610 La Gaude (FR)

(54) Tube assembly for pin grid array modules.

(57) A carrier for packaged integrated circuit chips with an impact resistant carrying strip (10) which has a plurality of equidistantly spaced square apertures (11) and is contained in plastic shipping tubes. Ceramic Pin Grid Array (CPGA) Modules (12) are carried on the strip with the module's pins (20) protected in pin cavities (11) or apertures in the carrying strip. Bumpers (13, 14, 15) prevent adjacent modules from chipping each other. A specially designed shipping tube encloses the carrying strip for additional handling protection. The strip also serves to facilitate automated assembly. Anti-static or static sensitive materials may be used for either the tube or the strip or for both.

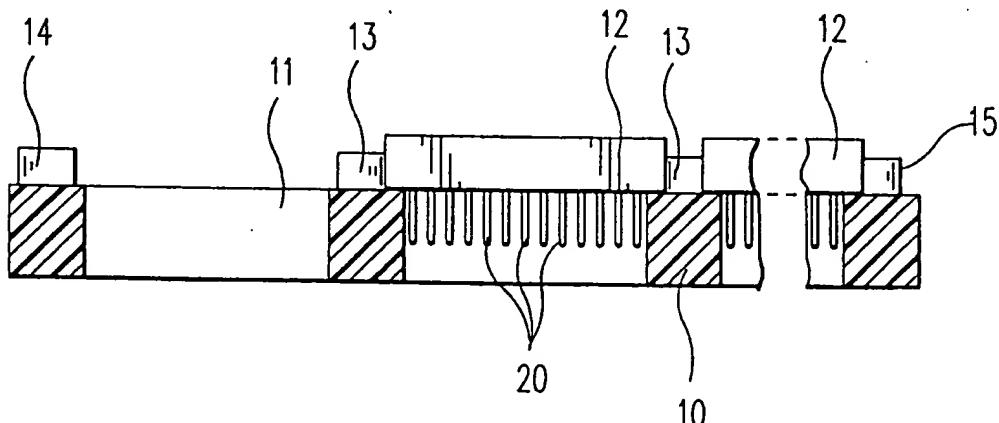


FIG. 2

EP 0 470 920 A1

Jouve, 18, rue Saint-Denis, 75001 PARIS



Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) Publication number:

0 458 423 A2

(12)

EUROPEAN PATENT APPLICATION

(21) Application number: 91202052.6

(51) Int. Cl. 5: B65D 81/26

(22) Date of filing: 24.11.87

This application was filed on 12 - 08 - 1991 as a divisional application to the application mentioned under INID code 60.

(30) Priority: 25.11.86 JP 278610/86
21.08.87 JP 206290/86

(43) Date of publication of application:
27.11.91 Bulletin 91/48

(60) Publication number of the earlier application in accordance with Art.76 EPC: 0 269 410

(84) Designated Contracting States:
DE FR GB IT

(71) Applicant: HITACHI, LTD.
6, Kanda Surugadai 4-chome
Chiyoda-ku, Tokyo 101(JP)

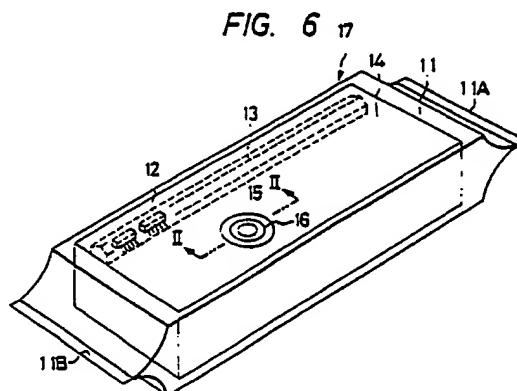
(72) Inventor: Kitamura, Wahel
No. 303, 17-1, Gakuennishi-machi 1-chome
Kodaira-shi, Tokyo(JP)
Inventor: Nishi, Kunihiko
13-20, Kita-machi 4-chome
Kokubunji-shi, Tokyo(JP)
Inventor: Murakami, Gen
3048, Onoji-machi
Machida-shi, Tokyo(JP)

(74) Representative: Calderbank, Thomas Roger et al
MEWBURN ELLIS 2 Cursitor Street
London EC4A 1BQ(GB)

(54) Packaging of semiconductor elements.

(57) In surface packaging of thin resin packages such as resin molded memory ICs or the like, cracks of the package occur frequently at a solder reflow step where thermal impact is applied to the package because the resin has absorbed moisture before packaging.

To solve this problem, the devices are packaged moisture-tight at an assembly step of the resin molded devices where the resin is still dry, and are taken out from the bags immediately before the execution of surface packaging.



EP 0 458 423 A2



Europäisches Patentamt
European Patent Office
Office européen des brevets

① Publication number:

0 342 930
A2

②

EUROPEAN PATENT APPLICATION

③ Application number: 89304943.7

⑤ Int. Cl.4: H 01 L 21/00

④ Date of filing: 16.05.89

⑥ Priority: 17.05.88 JP 118361/88
12.04.89 JP 90832/88

⑦ Date of publication of application:
23.11.89 Bulletin 89/47

⑧ Designated Contracting States: DE FR GB IT NL

⑨ Applicant: MITSUI TOATSU CHEMICALS, Inc.
2-5 Kasumigaseki 3-chome
Chiyoda-Ku Tokyo 100 (JP)

⑩ Inventor: Makihara, Masayuki A-41 Mitsui Toatsu
Shetaku
55 Aza Santakane Narumicho Midori-ku
Nagoya-shi Aichi-ken (JP)

Ryuno, Toshiro
I-403 Mitsui Apaato 5 Takiharucho Minami-ku
Nagoya-si Aichi-ken (JP)

Fujita, Mitsuobu
31-15 Chitose 2-chome, Atsuta-ku
Nagoya-shi Aichi-ken (JP)

Narimatsu, Osamu
H-506 Mitsui Apaato 5 Takiharucho Minami-ku
Nagoya-si Aichi-ken (JP)

Konishi, Yoshiyuki
I-303 Mistul Apaato 5 Takiharucho Minami-ku
Nagoya-si Aichi-ken (JP)

⑪ Representative: Hughes, Brian Patrick et al
Graham Watt & Co. Riverhead
Sevenoaks, Kent TN13 2BN (GB)

⑫ A container for an integrated circuit wafer and method for preparing the same.

⑬ The present invention relates to a container for an integrated circuit wafer comprising a tray-shaped member having a recess and a complimentary sheet member sized to attach to and cover said recess, at least one of said members being made from a material selected from the group consisting of a single layer of a high nitrile resin, a laminated layer of a high nitrile resin, a polyvinylidene chloride resin, an ethylene vinyl alcohol copolymer or a polyvinyl alcohol resin, and a method for storing the wafer.

EP 0 342 930 A2



Europäisches Patentamt
European Patent Office
Office européen des brevets

⑪ Publication number:

0 340 959
A2

⑫

EUROPEAN PATENT APPLICATION

⑬ Application number: 89304081.6

⑮ Int. Cl.4: H01L 23/56 , H01L 23/40

⑭ Date of filing: 24.04.89

⑯ Priority: 06.05.88 US 190823

⑰ Date of publication of application:
08.11.89 Bulletin 89/45

⑲ Designated Contracting States:
DE FR GB

⑳ Applicant: DIGITAL EQUIPMENT
CORPORATION
146 Main Street
Maynard, MA 01754-1418(US)

㉑ Inventor: Baker III, Charles R.
109 Old Mill Road
Harvard Massachusetts 01451(US)
Inventor: Casabona, Richard J.
69, Hiley Brook Road
Stow Massachusetts 01775(US)
Inventor: Fenwick, David M.
6, Pennsylvania Avenue
Chelmsford Massachusetts 01824(US)

㉒ Representative: Goodman, Christopher et al
Eric Potter & Clarkson 14 Oxford Street
Nottingham NG1 5BP(GB)

㉓ Package for EMI, ESD, thermal, and mechanical shock protection of circuit chips.

㉔ A package for integrated circuit chips, or other electrical devices, provides mechanical shock and thermal protection for the chips, and in addition, protects the chips from electromagnetic interference and electrostatic discharge. The package includes a printed wiring board base for reception of one or more circuit chips, and a conductive heat sink and cover. The conductive heat sink, in conjunction with a reference plane in the wiring board base, acts as an EMI shield for the chips. The heat sink is covered with an insulating layer, on top of which, a conductive coating is placed. The conductive coating is electrically connected to the reference plane, and the two act to protect the chips from electrostatic discharges. Compliant pads support the chips, and a thermally conductive elastomer can be placed on top of each chip between the chips and the inner top surface of the heat sink. The chips are thereby held securely in position, and are thermally connected to the heat sink.

EP 0 340 959 A2



(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Publication number:

0 300 632
A2

(12)

EUROPEAN PATENT APPLICATION

(21) Application number: 88306065.9

(51) Int. Cl.4: H05K 5/06 , H05K 7/00 ,
H05K 1/00

(22) Date of filing: 04.07.88

(30) Priority: 20.07.87 CA 542524

(71) Applicant: LINEAR TECHNOLOGY INC.
P.O. Box 489 Station A
Burlington Ontario L7R 3Y3(CA)

(40) Date of publication of application:
25.01.89 Bulletin 89/04

(72) Inventor: Erdos, George
131 Banff Road
Toronto Ontario, M4P 2P6(CA)

(54) Designated Contracting States:
CH DE FR GB IT LI NL

(74) Representative: Calderbank, Thomas Roger et
al
MEWBURN ELLIS & CO. 2/3 Cursitor Street
London EC4A 1BQ(GB)

(54) Plastic encapsulated Integrated circuit package with electrostatic shield.

(57) A plastic encapsulated integrated circuit package has a chip (18) secured to the upper surface of a base (16) and is connected to leads (22) which have their lower surfaces in a plane above that of the bottom of the base (16). An electrostatic shield (30) is electrically connected to the bottom of the base (16) and underlies the leads (22) without touching them, to reduce crosstalk. The support for the base (16) is integrally connected by a conductive strip to the lead for the ground pin of the chip (18), to ground the shield (30). The whole is plastic encapsulated. To permit encapsulation, the shield (30) extends towards but stops short of the dam bars (20) for the leads (22).

EP 0 300 632 A2

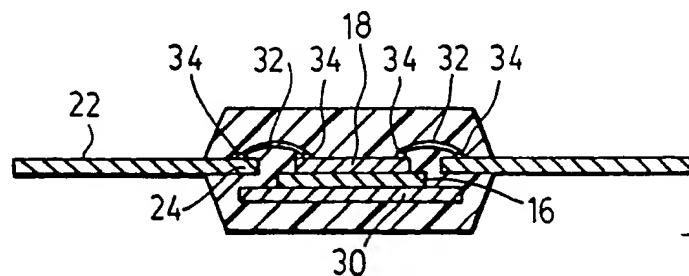


FIG. 3



Europäisches Patentamt
European Patent Office
Office uropéen des brevets



(11) Publication number:

0 681 423 A1

(12)

EUROPEAN PATENT APPLICATION

(21) Application number: 95106849.3

(51) Int. Cl. 6: H05K 9/00, H05K 13/00,
B65D 65/40

(22) Date of filing: 05.05.95

(30) Priority: 06.05.94 US 239388
05.04.95 US 417243

(71) Applicant: Adelman, Herbert B.
1018 Tulp Tree Lane
Hockessin,
Delaware 19707 (US)

(43) Date of publication of application:
08.11.95 Bulletin 95/45

(72) Inventor: Adelman, Herbert B.
1018 Tulp Tree Lane
Hockessin,
Delaware 19707 (US)

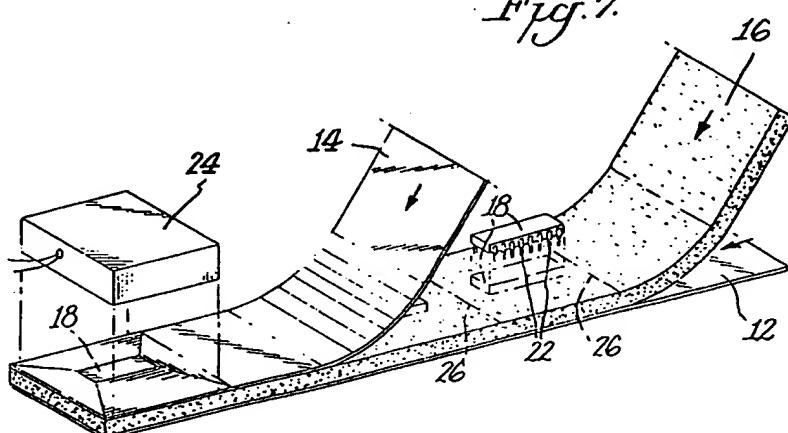
(84) Designated Contracting States:
AT BE CH DE DK ES FR GB GR IE IT LI LU MC
NL PT SE

(74) Representative: Wagner, Karl H.
WAGNER & GEYER
Patentanwälte
Gewürzmühlstrasse 5
D-80538 München (DE)

(54) Electrostatic sensitive component package.

(57) An electrostatic sensitive component package includes upper and lower layers of metallized plastic with an intermediate layer of an anti-stat support member such electrically conductive foam. An electrostatic sensitive component such as an integrated circuit is mounted against the foam. The metallized plastic layers and the foam are secured together by

an ultrasonic seal to form a Faraday cage around the component and thus prevent electrostatic forces from reaching the component to thereby form an anti-stat package for the component. The resulting package may have an open side which is closed by an integral flap.



EP 0 681 423 A1



(19) Europäisches Patentamt
European Patent Office
Office européen d brev ts



(11) EP 1 187 207 A2

(12)

EUROPEAN PATENT APPLICATION

(43) Date of publication:
13.03.2002 Bulletin 2002/11

(51) Int Cl.7: H01L 23/60

(21) Application number: 01307330.9

(22) Date of filing: 29.08.2001

(84) Designated Contracting States:
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE TR
Designated Extension States:
AL LT LV MK RO SI

(30) Priority: 07.09.2000 US 656984

(71) Applicant: STMicroelectronics, Inc.
Carrollton Texas 75006-5039 (US)

(72) Inventor: Chiu, Anthony M
Richardson, Texas 75082 (US)

(74) Representative: Style, Kelda Camilla Karen et al
Page White & Farrer,
54 Doughty Street
London WC1N 2LS (GB)

(54) Surface mount package with integral electro-static charge dissipating ring using lead frame as esd device

(57) In a packaged integrated circuit, electrostatic discharge protection is provided by portions of a lead frame on which the integrated circuit is mounted. The lead frame includes a die paddle on which an integrated circuit die is mounted, with plastic or epoxy material encapsulating exposed surfaces of the integrated circuit die except for a sensing surface, and supporting pins or leads formed from the lead frame. Portions of the lead frame extending from the die paddle are folded around sides of the encapsulated integrated circuit die and over, or adjacent to and level with, a peripheral upper surface of the encapsulated integrated circuit die to form an

electrostatic discharge ring. The lead frame portions folded around the integrated circuit package are connected to ground through a ground pin, so that charge on a human finger touching the electrostatic discharge ring is dissipated to ground before the finger contacts a sensing surface of the integrated circuit. The portions of the lead frame which are folded around the encapsulated integrated circuit die may extend only around sides or side regions of the integrated circuit package not including pins or leads or, alternatively, may extend around all sides of the integrated circuit package and have openings where side regions of the integrated circuit package includes pins or leads.

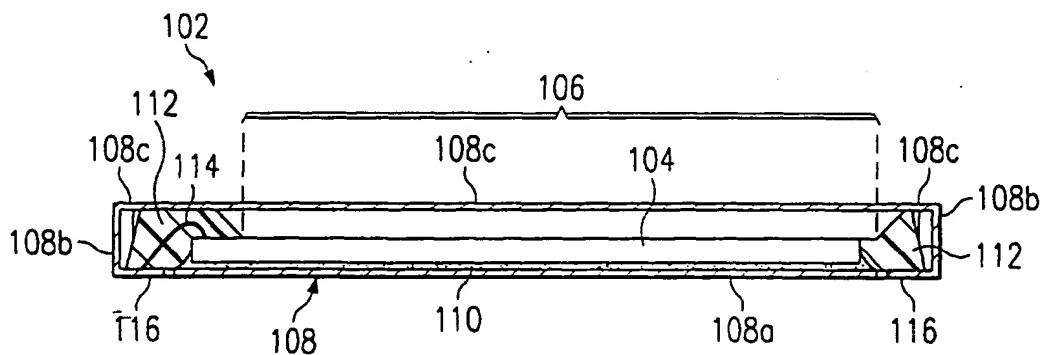


FIG. 1C

PAT-NO: JP358125850A
DOCUMENT-IDENTIFIER: JP 58125850 A
TITLE: ELECTRONIC PARTS PACKING IMPLEMENT
PUBN-DATE: July 27, 1983

INVENTOR-INFORMATION:

NAME
SHIMIZU, KAZUO
INOUE, FUMIHIKO
HOSHINO, TOSHIRO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP57222059

APPL-DATE: December 20, 1982

INT-CL (IPC): H01L023/00, B65D073/02

US-CL-CURRENT: 264/272.17, 438/FOR.436

ABSTRACT:

PURPOSE: To contrive to prevent surely electrostatic destruction of the electronic parts, and moreover to reduce cost of packing by a method wherein the implement having space enabled to accommodate inside the electronic component parts of the plural number is formed using a material added with a conductive material.

CONSTITUTION: The complement 10 is formed of vinyl chloride added with carbon, for example. The main bodies 21 of the package are accommodated in space 11 in the implement 10, leads 22 are accommodated in space 12, and stability is held by a protrusion 13 from the bottom when the parts are accommodated. An opening part 14 is provided in the longitudinal direction at the ceiling of space 11. Packing 30 of rubber, etc., is inserted in space 11 to prevent falling off. For dual-in-line IC's, a complement 40 having corresponding spaces 41∼43 is used. The complement thereof can be manufactured inexpensively as compared with a complement manufactured of plastics, electrostatic destruction can be prevented surely, and the inside IC's can be identified through the opening part.

COPYRIGHT: (C)1983, JPO&Japio

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
 ⑪ 公開特許公報 (A) 昭58—125850

⑫ Int. Cl.³
 H 01 L 23/00
 B 65 D 73/02

識別記号 府内整理番号
 6616—5F
 7153—3E

⑬ 公開 昭和58年(1983) 7月27日
 発明の数 4
 審査請求 有

(全 3 頁)

⑭ 電子部品包装具

⑮ 特 願 昭57—222059
 ⑯ 出 願 昭53(1978) 5月15日
 (前実用新案出願日援用)
 ⑰ 発明者 清水一男
 小平市上水本町1450番地株式会
 社日立製作所武藏工場内
 ⑱ 発明者 井上文仁

小平市上水本町1450番地株式会
 社日立製作所武藏工場内

⑲ 発明者 星野俊雄
 小平市上水本町1450番地株式会
 社日立製作所武藏工場内
 ⑳ 出願人 株式会社日立製作所
 東京都千代田区丸の内1丁目5
 番1号
 ㉑ 代理人 弁理士 薄田利幸

明細書

発明の名称 電子部品包装具

特許請求の範囲

1. 導電材が添加された一体の成形材から成り、かつ複数個の電子部品を収納し得る内部空間を有することを特徴とする電子部品包装具。
2. 導電材が添加された一体の成形材から成り、パッケージ本体とその一側面から導出されたリードとから成る複数個の電子部品を各電子部品のリードが長手方向に並ぶように収納し得る内部空間を有することを特徴とする電子部品包装具。
3. 導電材が添加された一体の成形材から成り、パッケージ本体とその両側面から導出されたリードとから成る複数個の電子部品を各電子部品のリードが長手方向に並ぶように収納し得る内部空間を有することを特徴とする電子部品包装具。
4. 一体の成形材から成り、パッケージ本体とその一側面から導出されたリードとから成る複数個の電子部品を各電子部品のリードが長手方向に並ぶように収納し得る内部空間を有し、かつその内

部空間内において上記パッケージ本体と上記リードとを仕切る突起部が存在していることを特徴とする電子部品包装具。

発明の詳細な説明

本発明は電子部品用包装具、特に出荷用IC包装具に関するものである。

出荷用IC包装具として、従来、透明プラスチック材から成り、複数個のデュアル・インライン型ICを並べて収納し得るようにした筒状のものが知られている。この種のIC包装具の欠点は透明プラスチック製のために高価であることである。また、この種のIC包装具として、ICが静電気によって破壊しないように導電被膜をその内面に施したもののが考えられている。しかし、この導電被膜はICのリードによってこすり取られてしまう。このため、静電破壊防止を不充分なものとなってしまう欠点がある。

本発明の目的は、静電破壊防止を確実にし、かつ耐久性を有し安価に構成し得る電子部品用包装具例えば出荷用IC包装具を提供することにある。

特開昭58-125850(2)

本発明の一つの構成によれば、導電材が添加された一体の成形材から成り、かつ複数個の電子部品を収納し得る内部空間を有することを特徴とするものである。

以下、図面を参照して本発明をさらに詳述する。第1図は、第2図に示すようにパッケージ本体21の片側側面に1列にリード22を導出してなるシングル・インライン型のIC20を包装するためのIC包装具の一実施例を示すものである。

この包装具10は後述したように導電材が添加された一体のプラスチックから構成され、IC20のパッケージ本体21を収納するための空間11と、リード22を収納するための空間12とを内部空間として持っている。両空間11、12を仕切り、かつIC収納時の安定性を良くするために両空間11、12の境界部には底面から突起13が突出している。包装具10にはさらに空間11の天井部分に長手方向に沿って開口部14が形成されている。

この包装具10にIC20を収納する場合は、

(4)

空間41にパッケージ本体51が、また空間42、43にリード52、53が位置するようにして並べて収納する。

上記両実施例において、包装具10、40は基本的には塩化ビニールなどのプラスチックを材料として、それ自体公知の押出成形法により容易に製造できる。

被包装ICが特にMOS・ICの場合は、MOS・ICが静電気に弱いので、それから保護するための静電しゃへいという意味で包装具10、40は導電材を使用して作るのがよい。本発明においては、この点が考慮されている。すなわち、導電材としては、たとえば塩化ビニールにカーボンを添加して導電性を持たせたものを使用している。この材料は、黒色不透明の外観を呈し、従来のようにICリードによって導電被膜がこすり取られてしまうような問題点がないため、ICの静電破壊防止を確実に行うことができる。また、本発明の包装具はその内面に導電被膜を形成するといったわずらわしい問題もなくなるため安価に製造で

第3図に示すように、空間11にパッケージ本体21が、また空間12にリード22が位置するよう並べて収納する。多数収納したICの両側端には、包装具10からの脱落を防止するために、第4図に示すように、たとえば空間11にゴムなどの弾性材料から成るバック30をはめ込むようする。バック30は両空間11、12にまたがるものでもよく、また、取扱いの便を考慮して円柱形のものの表面にギザギザを付けた構成のものでもよい。

第5図は、第6図に示すようにパッケージ本体51の両側面にそれぞれリード52、53を導出したデュアル・インライン型のIC50を包装するためのIC包装具の一実施例を示すものである。このIC包装具40は、中央部にパッケージ本体51を収納するための空間41が形成され、その両側にリード52、53を収納するための空間42、43が形成されている。また、天井部には長手方向に沿う開口部44が形成されている。

この包装具40には、第7図に示すように、空

(5)

きる。そしてさらに、次の述べるように色分けに利用することもできる。

以上述べた本発明のIC包装具は、公知の透明プラスチック製のものとは異なり、格安に製造でき、かつ静電破壊防止を確実に行うことができる点が大きな特長である。また、開口部14、44を通して、内部に収容されたICを識別ないし確認することができると共に、場合によってはICにマーキングを施すこともできる。さらに包装具材料として着色材を使用した場合は、被包装ICの品種ごとに色分けしたり、回収作業に際して目印として利用したりすることができ、識別性がよく便利である。

図面の簡単な説明

第1図は、本発明によるIC包装具の一実施例の斜視図、第2図は、第1図のIC包装具に収納するICの斜視図、第3図は、第1図のIC包装具に第2図のICを収納した状態を示す横断面図、第4図は、第1図のIC包装具に使用するIC脱落防止用バックの一実施例の斜視図、第5図は、

(6)

(7)

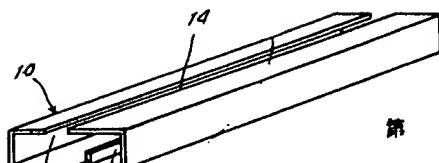
本考案によるIC包装具の第2の実施例の斜視図、
第6図は、第5図のIC包装具に収納するICの
斜視図、第7図は、第5図のIC包装具に第6図
のICを収納した状態を示す横断面図である。

10, 40----IC包装具、11, 41----IC
Cパッケージ本体収容空間、12, 42, 43
----ICリード収納空間、14, 44----開口部、
20, 50----被包装IC。

代理人 弁理士 薄田 亂
印 球子

(8)

第1図



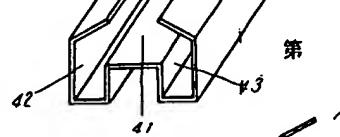
第4図



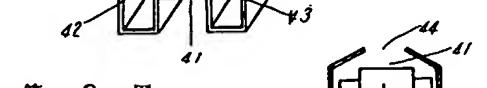
第2図



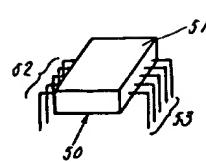
第5図



第7図



第6図



PAT-NO: JP362209130A
DOCUMENT-IDENTIFIER: JP 62209130 A
TITLE: PRODUCTION OF ELECTRICALLY CONDUCTIVE PLASTIC
PUBN-DATE: September 14, 1987

INVENTOR-INFORMATION:
NAME
ODA, MINORU
HIGO, SHINJI

ASSIGNEE-INFORMATION:
NAME KOMATSU LTD COUNTRY
N/A

APPL-NO: JP61051358

APPL-DATE: March 11, 1986

INT-CL (IPC): C08G061/12, H01M004/60

ABSTRACT:

PURPOSE: To obtain an electrically conductive plastic used as plastic cell, an antistatic sheet for IC package, etc., by synthesizing polythiophene as powder by the use of a redox initiator and press molding the powder.

CONSTITUTION: Thiophene is polymerized by the use of a redox initiator (e.g., $H<SB>2</SB>O<SB>2</SB>-FeCl<SB>2</SB>$, etc.) at room temperature to give the aimed finely powdered polythiophene.

COPYRIGHT: (C)1987,JPO&Japio

⑫公開特許公報(A)

昭62-209130

⑤Int.Cl.

C 08 G 61/12
H 01 M 4/60

識別記号

NLJ

庁内整理番号

2102-4J
2117-5H

⑬公開 昭和62年(1987)9月14日

審査請求 未請求 発明の数 1 (全2頁)

⑭発明の名称 導電性プラスチックの製造法

⑮特願 昭61-51358

⑯出願 昭61(1986)3月11日

⑰発明者 織田 稔 伊勢原市板戸920

⑱発明者 肥後 信司 平塚市万田18

⑲出願人 株式会社小松製作所 東京都港区赤坂2丁目3番6号

⑳代理人 弁理士 米原 正章 外1名

明細書

1. 発明の名称

導電性プラスチックの製造法

2. 特許請求の範囲

レドックス開始剤を用いてポリチオフエンを粉末として合成するようにしたことを特徴とする導電性プラスチックの製造法。

3. 発明の詳細な説明

産業上の利用分野

本発明はプラスチック電池、ICパッケージ用静電防止シート等に用いられポリチオフエンから成る導電性プラスチックの製造法に関するものである。

従来の技術

ポリチオフエンを始めとする導電性プラスチックの応用分野の一つとして電極材料への利用があり、電池を試作した例がいくつか報告されている(*J. Chem. Soc. Faraday Transl. 78, 3417 (1982)*)。これら文献に報告されている例では、ポリビロール膜を電解酸化重合と呼ばれる直流

静電場合でフィルム状に合成したものばかりである。

発明が解決しようとする問題点

ポリチオフエンは、プラスチック電池用の電極材料としてすぐれた特性をもつている。しかしフィルム状に合成した場合には強度が弱く取扱いが非常に不便であつた。

一方、粉末状ポリチオフエンの合成としては、*Grignard* 法によつていた。この方法は、バッチ式で行なう必要があり、しかも溶媒を高度に精製する必要があり、各反応段階でかなりの時間を要するなどの問題点があつた。

発明の目的

本発明は上記の事情に鑑みなされたもので、短時間に高効率でしかも簡便に粉末状のポリチオフエンを合成し得てこのポリチオフエンの粉末を加圧成形することにより強度の高い電極材料を得ることを目的とする。

問題点を解決するための手段及び作用

上記の目的を達成するために本発明は、レド

ツクス開始剤を用いてポリチオフェンを粉末として合成するようにしたものである。

そして、この粉末状のポリチオフェンを加圧成形して電極材料として利用した。

実施例

以下、本発明の実施例を説明する。

本発明はレドツクス開始剤（例えば $H_2O_2-FeCl_3$ ）を用いてポリチオフェンを粉末として合成するものである。

実施例 1

触媒として $H_2O_2-FeCl_3$ を用い、室温下ポリチオフェンの合成を行なつた。配合組成はチオフェン5～15 wt%、 H_2O_2 0.1～0.4 wt%、 Fe^{2+} 2～5 ppm（残りは H_2O ）で2時間重合した。収率は70～80%であつた。

得られた微粉末状ポリチオフェンを沪別後、真空乾燥し、バインダーを加えずに常温加圧成形して電気伝導度を測定した。その結果、1～10 S/cm の値が得られた。

実施例 2

触媒として $K_2S_2O_8-NaHSO_4$ を用い、室温下ポリチオフェンの合成を行なつた。配合組成はチオフェン5～15 wt%、 $K_2S_2O_8$ 0.1～0.4 wt% で2～4時間重合した。収率は70～80%であつた。

得られた微粉末状ポリチオフェンを沪別後、真空乾燥し、バインダーを加えずに常温加圧成形して電気伝導度を測定した結果、1～10 S/cm の値が得られた。

発明の効果

以上詳述したように本発明に係る導電性プラスチックの製造法は、レドツクス開始剤を用いてポリチオフェンを粉末として合成するようにしたことを特徴とするものである。

したがつて、この粉末状のポリチオフェンを加圧成形して電極剤として利用することができ、強度的にすぐれた電極材料を得ることができる。

PAT-NO: JP362241929A
DOCUMENT-IDENTIFIER: JP 62241929 A
TITLE: PLASTIC MOLDING HAVING ELECTROCONDUCTIVE COATING FILM
PUBN-DATE: October 22, 1987

INVENTOR-INFORMATION:
NAME
BESSHIO, MIKIO
IKEDA, KATSUSHIGE

ASSIGNEE-INFORMATION:
NAME COUNTRY
KANEKA FUCHI CHEM IND CO LTD N/A
YUTAKA KOGYO KK N/A

APPL-NO: JP61086915
APPL-DATE: April 14, 1986

INT-CL (IPC): C08J007/04, C08J009/36
US-CL-CURRENT: 427/96

ABSTRACT:

PURPOSE: To obtain the titled easily formable molding suitable as a container for precision parts such as IC packages or an antistatic container, by applying a coating material formed by dispersing a protein and powdery carbon in a rubber latex to the surface of a plastic molding and drying the applied coating material.

CONSTITUTION: A solventless electroconductive rubber latex coating material (b) is obtained by dispersing 2 to 8 pts.wt. protein (a) excellent in water absorptivity and retentivity, such as glue or gelatin, as an electroconductive binder and 75 pts.wt. powdery carbon (e.g., natural fine powdery carbon) or a carbon paste (b) formed by kneading it with water and a surfactant, as an electroconductive binder, in 30 to 140 pts.wt. (solid content) rubber latex such as a latex of a natural rubber or a synthetic rubber or the like to which a vulcanization accelerator and/or a vulcanization aid are added. Component B is applied to the surface of a plastic (foamed) molding (A) comprising a PS resin, a polyolefin resin, a PVC resin, or the like and dried to obtain the titled molding.

COPYRIGHT: (C)1987,JPO&Japio

⑪ 公開特許公報 (A)

昭62-241929

⑤Int.Cl.¹C 08 J 7/04
9/36

識別記号

厅内整理番号

D-7206-4F
8517-4F

⑥公開 昭和62年(1987)10月22日

審査請求 未請求 発明の数 1 (全4頁)

⑦発明の名称 導電性塗布皮膜を有するプラスチック成形体

⑧特願 昭61-86915

⑨出願 昭61(1986)4月14日

⑩発明者 別所 幹夫 高槻市安岡寺町2-12-10

⑪発明者 池田 勝茂 茨木市水尾1丁目2番4号

⑫出願人 鐘淵化学工業株式会社 大阪府北区中之島3丁目2番4号

⑬出願人 ユタカ工業株式会社 堺市旭ヶ丘中3丁1番4号

⑭代理人 弁理士 森 義明

明細書

1. 発明の名称

導電性塗布皮膜を有するプラスチック成形体

2. 特許請求の範囲

(1) 導電性バインダーとしてたん白質を使用し、導電性成分としての粉状カーボンをゴムラテックス中に分散したコーティング材からなる導電性塗布皮膜をプラスチック成形体の表面に形成して成る事を特徴とする導電性塗布皮膜を有するプラスチック成形体。

(2) プラスチック成形体が発泡成形体である事を特徴とする特許請求の範囲第1項に記載の導電性塗布皮膜を有するプラスチック成形体。

(3) 粉状カーボンに水と界面活性剤を加えて混練したカーボンペーストを導電性成分として用いた事を特徴とする特許請求の範囲第1項に記載の導電性塗布皮膜を有するプラスチック成形体。

(4) 粉状カーボン量75部に対してたん白質を2~8部、ゴム樹形分を30~140部としてなる事を特徴とする特許請求の範囲第1項に記載の導電性塗

布皮膜を有するプラスチック成形体。

(5) たん白質は含水性に富み、保水性に優れたりのとすることを特徴とする特許請求の範囲第1項に記載の導電性塗布皮膜を有するプラスチック成形体。

(6) たん白質をゼラチン又はにかわとした事を特徴とする特許請求の範囲第5項に記載の導電性塗布皮膜を有するプラスチック成形体。

3. 発明の詳細な説明

従来の導電性塗布皮膜を形成する漿液型コーティング材には、例えばコンパウンド20~30%含有トルオール溶液のような溶剤系コーティング材が中心であって、これを各種の布その他シート、容器類にコーティングした後、溶剤回収装置で溶剤を回収してから加熱加硫して導電性布や導電性シート、導電性容器などを形成し、各種の用途に使用していた。ところが、溶剤系コーティング材100部の内、70~80%は溶剤(即ち、トルオール)であるから、当然コスト並びに公害の問題で溶剤を回収しなければならない。しかしながらこの溶剤回収

装置は多額の設備投資が必要である事、更に色々な形状のプラスチック成形体に溶剤系コーティング材を塗布した場合、溶剤回収装置が全く役に立たない形状のものが多くあり、通用範囲が限定される事もあって、導電性塗布皮膜を有するプラスチック成形体の製造は非常に困難なもののが多々ありました。又、溶剤系導電性コーティング材はプラスチック成形体や発泡成形体を複数の場合があり、これらの用途には適用できず、この面でも大きな制約があった。

本発明は係る従来例の欠点に鑑みてなされたもので、その目的とするところは、導電性コーティング材を非溶剤系とすることにより従来困難と考えられていた導電性塗布皮膜を有するプラスチック成形体を手軽に提供出来るようにする事にある。

以下、本発明を詳述する。粉状カーボンは最も導電性に優れた天然微粉カーボンを使用するのが望ましいが、その他人工カーボンであっても良い。また、微粒カーボンに水と界面活性剤とを加えて混練してカーボンペーストとし、このカーボンペ

ーストを導電性成分として使用しても良い。
合を含む共重合体)、塩化ビニル系樹脂、ポリM
MA系樹脂、その他熱可塑性樹脂など、一般に押し出し、インジェクション、カレンダー、アロー、
トランスクーラーその他種々の成形法によって成形出来るものを含む、本発明に用いるコーティング材と密着性又は接着性があるものであれば、何等限定するものではない。又、プラスチック発泡成形体とは、上記のような樹脂に発泡剤等を含浸又は混合させて発泡させたものであり、押し出し、金型内、インジェクション等の何等かの成形法で成形したものであって、これも又、本発明に用いるコーティング材と密着性、接着性を有するものであれば、何等の制限を受けるものではない。以上、熱可塑性樹脂の例を示したがフェノール系樹脂、メラミン系樹脂、ポリウレタン系樹脂、エポキシ系樹脂、その他の熱硬化性樹脂にも十分通用出来る。

本発明で使用するたん白質はゼラチンまたはにかわ等含水性に富み、保水性の優れたたん白質が用いられるがここでは主としてゼラチンを用いた

ゴムラテックスは天然ゴム、再生ゴム、合成ゴム等のラテックスを含む、一般に市販されているものが利用出来る。合成ゴムラテックスとしてはニトリルブタジエンゴム(NBR)、クロロブレンゴム(CR)、ブタジエンゴム(BR)、ステレンブタジエンゴム(SBR)等のラテックスが一般的であり、これらは良好に使用出来る。これらゴムラテックスには加硫促進剤及び/又は加硫助剤が必要なものには塗布時に添加するが、該促進剤又は助剤を使用しないでよい一般型のものは、これらの添加がなくとも塗布することにより反応して硬化されるため、特に一般タイプのゴム(例SBR等)ラテックスが最適である。

又、本発明で用いられるプラスチック成形体とは、ポリスチレン系樹脂(ポリスチレン樹脂の他にステレン及び/又はローマルスチレン等に種々のコモノマーを共重合又はグラフト共重合した樹脂)、ポリオレフィン系樹脂(ポリエチレン、ポリプロピレン及びオレフィンと各種のグラフト共重

場合について説明する。

まず、ゼラチン温水溶液に天然微粉カーボンを少しづつ分散させて行き、(場合によっては少量ならば界面活性剤を使用してもよい。)完全に泥状になったところでゴムラテックスを加えて十分に攪拌し、然る後、プラスチック成形体にはげぬり、浸漬又はスプレーにてコーティングし、(コーティングの方法によっては更に適量の水を加えても良い。)乾燥し、プラスチック成形体の表面に導電性塗布皮膜を形成する。この導電性塗布皮膜の表面の指触試験、プラスチック成形体との接着性試験、導電性効果などを試験した結果その成績は非常に優れ、優れたゴム素地の無溶剤型導電性塗布皮膜が出来上がった。これを図に從って説明する。図の横軸は導電性塗布皮膜の表面抵抗率を示し、単位はΩである。横軸は顕料重量濃度で、

(微粉カーボン重量)
(微カーボン重量+ゴム固形分)

で表わされる。図中黒点をつないだ実線は本発明にかかる導電性ゴムコーティング材の表面抵抗率

の変化曲線で、比較のためにセラチンを使用しない場合(換言すれば、ゴムラテックスに直接微細カーボンを混入しただけの場合)を×印をつないだ一点銀線にて示す。これにより、セラチンの導電性バインダとしての効果が歴然たることが判明した。

本発明の導電性塗布皮膜の組成、即ち粉末カーボンと、含水性に富み、保水性の優れたたん白質及びゴムラテックス中の固形分の量的関係(本発明に施しては全て重量ベース)はそのコーティング材の使用目的により変化するので一概には言えないが例を挙げるならば以下のとおりである。

即ち、粉末カーボン75部に対したたん白質2~8部、ゴムラテックス固形分30~140部(A領域と呼ぶ)、好ましくはそれぞれ75部、3~6部、40~115部(B領域と呼ぶ)、更に好ましくはそれぞれ75部、3~4部、50~75部(C領域と呼ぶ)等が利用できる。上記のA~Cの領域で通常達成出来る表面抵抗率の例及びその領域での銀料重量濃度は下表に示す。

に富み、保水性に優れたたん白質の効果は導電性ラテックスコーティング材として必須要因の配合剤であることも確認し得た。

本発明にかかる導電性ゴムラテックスコーティング材は非溶剤系であるため、その用途は非常に広く、溶剤によって浸されるプラスチック成形体やプラスチック発泡体の表面コーティングが可能であり、その他、帶電気を嫌う半導体製造装置の表面コーティングなどの用途が考えられる。コーティング方法はどのようなものであっても良いが、一般には、はけぬり、浸漬、吹き付けその他の取られ、プラスチック成形体の表面に薄く、接着性の優れた導電性塗布皮膜が形成される事になり、この導電性塗布皮膜を有するプラスチック成形体は帯電防止容器、帯電防止器具としての効果を發揮する。

本発明は、以上のように導電性バインダとしてたん白質を使用し、導電性成分としての粉状カーボンをゴムラテックス中に分散してあるので、そのコーティング材は従来と違うタイプの非溶剤系

第1表

	表面抵抗率	銀料重量濃度
領域A	$10^2 \sim 3$	70~35%
領域B	$10^4 \sim 10$	65~40%
領域C	$10 \sim 10^2$	80~50%

…注…

①表面抵抗率が $10^4 \sim 10^2$ オーム程度で実用可能となり、 10^2 オーム以下が望ましい。

②セラチン量が多くなり過ぎると塗布皮膜がゼリ状を呈し、实用性を失う。

③天然微粉カーボン量が多すぎると指触試験でカーボンが指に付着する。

尚、牛乳から採取するカゼイン蛋白において、カゼインに対して4~5倍量の水を加え、これにpH 8~10になる様に各種ソーダ塩(苛性ソーダ、炭酸ソーダ、硼砂、第三磷酸ソーダ、亜硫酸ソーダ等)で調整するとカゼインがよく溶解し、カーボン微粉末を調合するのに良好な状態になるのでセラチン、にかわ等と併用してもよい。これらの点を総合した結果、セラチンやにかわなど含水性

であってプラスチック成形体を覆さずその表面に導電性塗布皮膜を形成する事が出来、その結果導電性塗布皮膜を有するプラスチック成形体として例えば静電気を嫌うICパッケージ、塵埃を嫌うコンピュータ製品関係の精密部品収納容器などの用途に使用して、収納物の破損、精度の低下、故障の原因を排除する事が出来るようになるという利点がある。又、導電性成分として粉状カーボンを用い、粉状カーボンの導電性バインダとしてたん白質を使用しているので、粉状カーボンを単独でゴムラテックスに混入した場合に比べてゴム成分による導電性阻害効果を緩和する作用が前記たん白質に存在すると推定されるため少量で良好な導電効果を達成する事ができ、しかもたん白質の配合によってプラスチック成形体への塗布皮膜の接着力及び強度が向上するという利点があり、このように粉状カーボン量が少なくて済む事、並びにたん白質で粉状カーボンの表面を覆う事から粉状カーボンの外露への露出がなく、指触試験しても指にカーボンが付着しないという利点がある。

更に粉状カーボンの導電性バインダーとしてたん白質を使用し、且つゴムラテックスをコーティング基材とする非溶剤系であるので、トルオールなどの溶剤系のものと違って溶剤回収装置のような大掛かりな設備を必要とせず、あらゆる多品種少量生産品に極めて手軽に適用する事が出来るという利点もある。尚、本発明に使用する導電性コーティング材は塗布型のものであるため、プラスチック成形体のいかなる曲面にも簡単に導電性コーティング塗布皮膜を形成出来るという利点もある。

<実施例>

セラチン3~4部を溶かしてセラチン温水溶液154部とし、これに天然微粉カーボン75部を少しブツ分攪させて行き、完全に泥状になったところでゴムラテックス50~75部を加えて十分に攪拌し、(必要な場合には粘度を調整するために適量の水を加える。)これを容器に入れて8時間程度自然放置した後、プラスチック成形体にコーティングし、乾燥した。塗布皮膜の指触試験、プラスチック成形体との接着性試験、導電性効果などを試験

した結果、指触試験ではカーボンが指に付着することが無い。又、接着性試験では、プラスチック成形体への接着力が強力で、剥離現象が皆無であった。更に、導電性試験では10¹オーム以下の抵抗値を示し、すこぶる好成績を得た。

4. 図面の簡単な説明

図…ゴムコーティング塗布皮膜の導電性試験結果

片対数グラフ

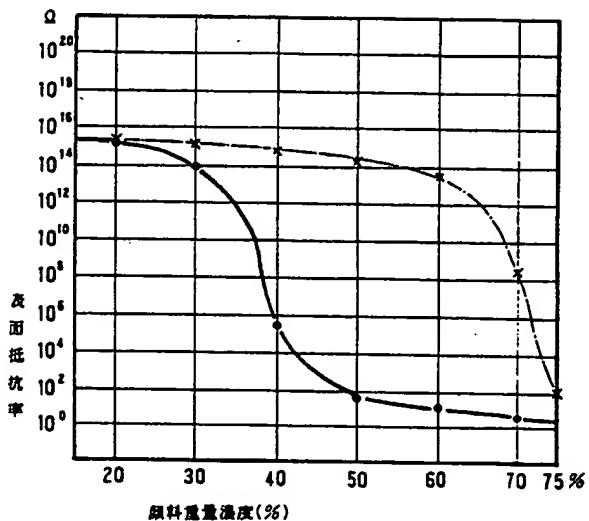
発明者 別所 錠夫

発明者 他田 謙茂

特許出願人 銀河化学工業株式会社

特許出願人 ユタカ工業株式会社

代理人 弁理士 森 義明



PAT-NO: JP403234699A
DOCUMENT-IDENTIFIER: JP 03234699 A
TITLE: IC CARD
PUBN-DATE: October 18, 1991

INVENTOR-INFORMATION:
NAME
KASATANI, TAIJI
MAEDA, HAJIME
OMORI, MAKOTO
OBUCHI, ATSUSHI

ASSIGNEE-INFORMATION:
NAME MITSUBISHI ELECTRIC CORP COUNTRY N/A

APPL-NO: JP02032805
APPL-DATE: February 13, 1990

INT-CL (IPC): B42D015/10, H01L023/28
US-CL-CURRENT: 283/72

ABSTRACT:

PURPOSE: To simplify and automate steps and to improve the mechanical strength of an IC card itself by integrally molding a sheath package of the card by using conductive sealing resin.

CONSTITUTION: An entire circuit board 1 is sealed with conductive sealing resin 7 to form a sheath package of an IC card. Since the card is integrally molded with the resin 7, the entire package of the card is held at the same potential. Accordingly, a data damage due to electrostatic breakdown of a semiconductor element 2 on the board 1 in the card can be prevented. As a sealing material, a mixture of conductor filler with insulating plastic may be employed in addition to the conductive resin.

COPYRIGHT: (C)1991,JPO&Japio

⑪ 公開特許公報 (A)

平3-234699

⑤Int.Cl.⁵B 42 D 15/10
H 01 L 23/28

識別記号

521

庁内整理番号

F 6548-2C
Z 6412-5F
Z 6412-5F

④公開 平成3年(1991)10月18日

審査請求 未請求 請求項の数 1 (全3頁)

⑥発明の名称 ICカード

⑦特 願 平2-32805

⑧出 願 平2(1990)2月13日

⑨発明者 笠谷 泰司	兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内
⑩発明者 前田 甫	兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内
⑪発明者 大森 誠	兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内
⑫発明者 大渕 淳	兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内
⑬出願人 三菱電機株式会社	東京都千代田区丸の内2丁目2番3号
⑭代理人 弁理士 大岩 増雄	外2名

明細書

1. 発明の名称

ICカード

2. 特許請求の範囲

(1) 半導体素子やディスフリート部品をプリント配線基板に搭載して構成された電子回路をプラスチック樹脂等の材料で一体成形したICカードにおいて、封止材料を導電性樹脂としたことを特徴とするICカード。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は一体成形型ICカードに関するものである。

(従来の技術)

第3図は従来のICカードの分解斜視図、第4図は第3図を組立てた状態を示す縦断側面図である。図において、(1)は回路基板で、半導体素子など電子部品(2)を装着している。(3)は合成樹脂成形品からなりかつ回路基板(1)を収納したフレーム、(4)は金属板からなる1対のパネルで、

フレーム(3)の両面に接着シートや接着剤等の接着材料(5)を介して接着される。(6)は表裏パネル(4)の導通をとるためのコイルスプリングであり、パネル(4)間の導通を保つため適度のばね力を有する。

従来のICカードは以上のように構成されているため、表裏パネル(4)間での導電がとれて同電位となるため、ICカード内部の回路基板(1)上の半導体素子(2)の静電破壊によるデータ破損が防止できる。

(発明が解決しようとする課題)

従来のICカードは以上のように構成されているので、両面のパネル(4)を同電位にするためのパネルコンタクトに小形のコイルスプリング(6)を用いなければならず、作業性が悪く、自動化にも向いていない上、コストも高いという問題点があり、また接続を確実に行うためのコイルスプリング(6)のバネ力が大き過ぎた場合、パネル(4)がフレーム(3)から外れたり、感圧タイプの接着剤(5)でパネル(4)を固定している場合、パネ

力によるクリープによつてパネル(4)が浮き、接続が不確実になるなどの問題点があつた。

この発明は上記のような問題点を解消するためになされたもので、作業性が良く、工程も簡略化でき、自動化に向いているとともに、コストも安く、その上ICカード自体の曲げ強度等の機械強度を向上させることのできるICカードを得ることを目的とする。

(課題を解決するための手段)

この発明に係るICカードは、導電性封止樹脂を使用してICカードの外装パッケージを一体成形したものである。

(作用)

この発明におけるICカードは、ICカードの外装パッケージを導電性封止樹脂により一体成形することによつてICカード全体を同電位に保つ。

(実施例)

以下、この発明の一実施例を図について説明する。第1図は分解斜視図、第2図は第1図を一体成形した状態を示す縦断側面図であり、前

カードが得られるという効果がある。

4. 図面の簡単な説明

第1図はこの発明の一実施例によるICカードを示す分解斜視図、第2図はこの発明の一実施例によるICカードを示す断面図、第3図は従来のICカードを示す分解斜視図、第4図は従来のICカードの断面図である。

図において、(1)は回路基板、(2)は電子部品、(7)は導電性封止樹脂を示す。

なお図中、同一符号は同一、又は相当部分を示す。

代理人 弁理士 大 岩 増 雄

記従来のものと同一または相当部分には同一符号を付して説明を省略する。図において、(7)は回路基板(1)全体を封止しICカードの外装パッケージを構成する導電性封止樹脂である。なお、図中点線については実際は分割できない部分を示している。

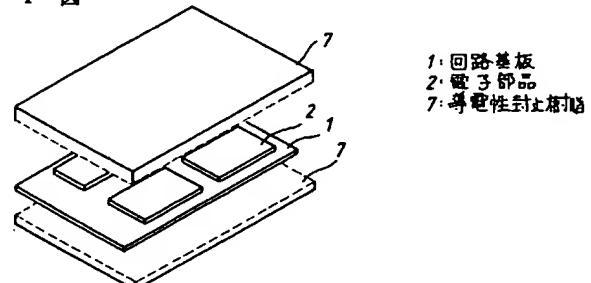
次に動作について説明する。この発明によるICカードは第2図に示すように導電性封止樹脂(7)により一体成形されているため、ICカードの外装パッケージ全体が同一電位に保たれる。従つて、ICカード内部の回路基板(1)上の半導体素子(2)の静電破壊によるデータ破壊が防止できる。

上記実施例では封止材料として導電性樹脂を示したが、絶縁性プラスチックに導電性フィラーを混合したものでもよい。

(発明の効果)

以上のように、この発明によればICカードの外装パッケージ全体を同一電位に保つ目的で導電性樹脂を用いて一体成形を行つてゐるため、安価でしかも作業性がよく、自動化が容易なIC

第1図



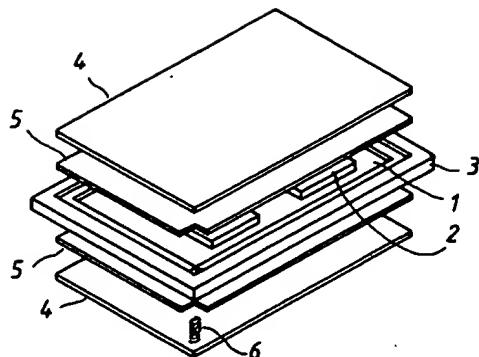
第2図



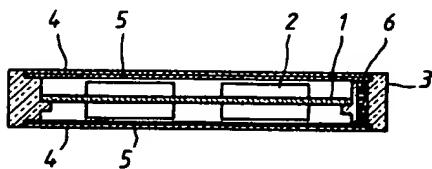
手 続 條 正 書 (自 発)

平成
昭和 2 年 7 月 13 日

第 3 図



第 4 図



5. 指定の対象

明細書の特許請求の範囲の欄

6. 指定の内容

(1) 明細書の特許請求の範囲を別紙のとおり訂正する。

以 上

特許庁長官殿

1. 事件の表示 平特願 2-32805号

2. 発明の名称 ICカード

3. 指定をする者

事件との関係 特許出願人
 住 所 東京都千代田区丸の内二丁目2番3号
 名 称 (601)三菱電機株式会社
 代表者 志岐守哉

4. 代理人

住 所 東京都千代田区丸の内二丁目2番3号
 三菱電機株式会社内
 氏名 (7375)弁理士 大岩増雄
 (連絡先03(213)3421特許部)

2. 7. 16
出
千葉

別 紙

特許請求の範囲

(1) 半導体素子やディスクリート部品をプリント配線基板に搭載して構成された電子回路をプラスチック樹脂等の材料で一体成形したICカードにおいて、封止材料を導電性樹脂としたことを特徴とするICカード。

PAT-NO: JP405221471A
DOCUMENT-IDENTIFIER: JP 05221471 A
TITLE: IC TRAY PACKING DEVICE
PUBN-DATE: August 31, 1993

INVENTOR-INFORMATION:
NAME
TORAGAI, NAOYA

ASSIGNEE-INFORMATION:
NAME COUNTRY
MITSUBISHI ELECTRIC CORP N/A

APPL-NO: JP04059678
APPL-DATE: February 13, 1992

INT-CL (IPC): B65D085/38, B65D085/00 , H01L021/68

US-CL-CURRENT: 206/204

ABSTRACT:

PURPOSE: To provide an IC tray packing device wherein silica gels are not left in a moistureproof bag when the tray is pulled out therefrom.

CONSTITUTION: A tray on the most upper stage is taken as a lid only tray. A plurality of recess portions 12 are provided on the lid only tray to place silica gels 2 therein. Thereby, silica gels 2 are not left in a moistureproof bag when the tray is pulled out therefrom.

COPYRIGHT: (C)1993,JPO&Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-221471

(43)公開日 平成5年(1993)8月31日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
B 65 D 85/38	D	8921-3E		
85/00	P	8921-3E		
H 01 L 21/68	U	8418-4M		

審査請求 未請求 請求項の数1(全3頁)

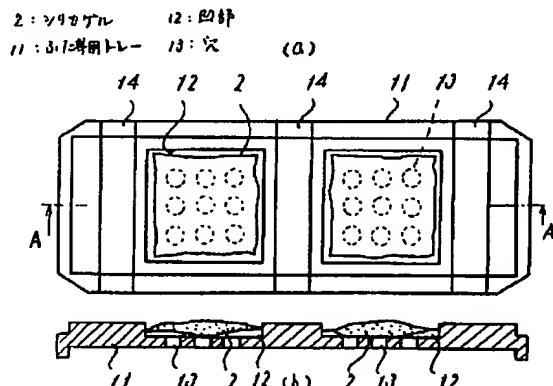
(21)出願番号	特願平4-59678	(71)出願人	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(22)出願日	平成4年(1992)2月13日	(72)発明者	寅貝直也 兵庫県伊丹市荻野1丁目132番地 大王電 機株式会社内
		(74)代理人	弁理士 村上博(外1名)

(54)【発明の名称】 ICトレーの梱包装置

(57)【要約】

【目的】 防湿袋からトレーを抜き出してもシリカゲルが防湿袋の中に残ることがないようにすることを目的とする。

【構成】 最上段にくるトレーをふた専用トレー11とし、当該ふた専用トレー11に複数個の凹部12を設け、その中にシリカゲル2を入れるようにすることにより、防湿袋3からトレーを抜き出したときに防湿袋の中にシリカゲル2が残ることがなくなる。



1

【特許請求の範囲】

【請求項1】 箱内に、複数段ICトレーを積み重ねて収納するとともに、その最上段のICトレーの上にシリカゲルを載置した状態で上記ICトレーごと防湿袋で包んで収容するようにしたものにおいて、上記ICトレーのうち最上段のトレーをふた専用とし、このふた専用のトレーの上面に凹部を設けて、この凹部内にシリカゲルを収納したICトレーの梱包装装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、ICトレーの梱包に関するものである。

【0002】

【従来の技術】図2は従来のThin Small Outline Package(以下TSOP)用のトレーの出荷状態における様子を示す簡単な断面図である。図において、1は従来のTSOP用のトレー、2はシリカゲル、3はアルミ製防湿袋、4は箱である。

【0003】次に動作について説明する。従来シリカゲル2は最上段に来るふた代わりとなるトレー(他のトレーと同じものでデバイスが入っていない)の上に単に載せるだけであったので、防湿袋3からトレー1を抜き出したとき、シリカゲル2が防湿袋3の中に残ることがあり、トレー1を再び防湿袋3に収納するときに、よく注意して防湿袋3の中に残ったシリカゲル2を取り出してトレー1の上に載せてから防湿袋3に入れなければならなかった。

【0004】

【発明が解決しようとする課題】従来のTSOP用トレーの出荷状態は以上のように構成されているので、トレーを防湿袋から抜き出した時にシリカゲルが防湿袋の中に残ってしまうという問題点があった。

【0005】この発明は上記のような問題点を解消するためになされたもので、防湿袋からトレーを抜き出してもシリカゲルが防湿袋の中に残ることがないようにすることを目的とする。

【0006】

【課題を解決するための手段】この発明に係るICトレーの梱包装装置は、最上段に来るトレーをふた専用とし、その上面に凹部を設け、その中にシリカゲルを入れたものである。

【0007】

【作用】この発明におけるICトレーの梱包装装置は、最上段に来るトレーをふた専用とし、その上面に設けた凹

2

部の中にシリカゲルを入れるようにすることで、防湿袋からトレーを抜き出したときに、防湿袋の中にシリカゲルが残ることがなくなる。

【0008】

【実施例】

実施例1. 以下、この発明の一実施例を図について説明する。図1(a)は本発明によるTSOP用トレーを示す平面図、図1(b)はそのA-A線の断面図である。図において、従来技術と同一部分については同一符号により示すものとする。11は最上段のふた専用トレー、12はこのふた専用トレー11に設けられた凹部であり、この凹部内にシリカゲル2が収納される。13はシリカゲルの吸収力を増すために凹部12に設けられた穴、14はペサールテープである。

【0009】次に動作について説明する。以上のような構成においては、防湿袋3からトレー1を抜き出してもシリカゲル13が防湿袋3の中に残ることがないので、再びトレー1を防湿袋3内に収納するときに、シリカゲル13を防湿袋3の中から取り出してトレー1の上に載せる必要がなくなる。

【0010】

【発明の効果】以上のようにこの発明によれば、最上段に来るTSOP用トレーをふた専用のトレーとして、その上面に凹部を設け、その中にシリカゲルを入れることにより、防湿袋からトレーを抜き出してもシリカゲルが防湿袋の中に残ることがないので、再びトレーを防湿袋に収納するときに、シリカゲルを防湿袋の中から取り出して、トレーの上に載せる必要がなくなり、トレーの有効利用、及び防湿袋への収納を容易にし、シリカゲルがいつも定められた位置にあるという効果がある。

【図面の簡単な説明】

【図1】図1(a)は本発明の一実施例によるTSOP用トレーを示す平面図、(b)は同図(a)におけるA-A線断面図である。

【図2】従来のTSOP用トレーを示す断面図である。

【符号の説明】

1 トレー

2 シリカゲル

3 防湿袋

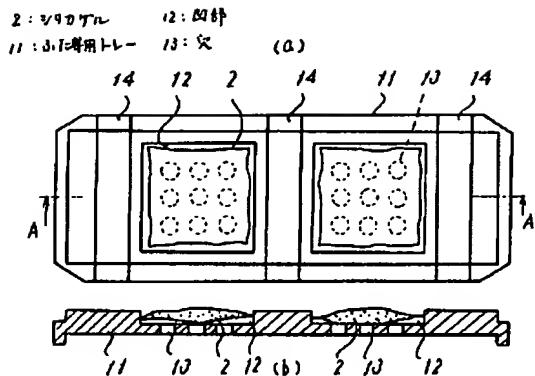
4 箱

11 ふた専用トレー

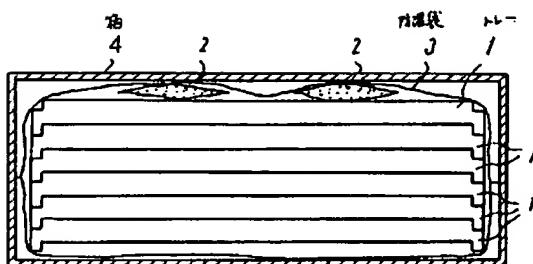
12 凹部

13 穴

【図1】



【図2】



L Number	Hits	Search Text	DB	Time stamp
1	390299	ic or integrated adj circuit\$	EPO; JPO; DERWENT	2003/11/28 16:26
2	22	(ic or integrated adj circuit\$) and 206/\$.ccls.	EPO; JPO; DERWENT	2003/11/28 16:26
3	28483	(ic or integrated adj circuit\$) and (package\$ or container\$ or receptacle\$ or tray\$)	EPO; JPO; DERWENT	2003/11/28 16:26
4	23620	(ic or integrated adj circuit\$) same (package\$ or container\$ or receptacle\$ or tray\$)	EPO; JPO; DERWENT	2003/11/28 16:27
5	556	((ic or integrated adj circuit\$) same (package\$ or container\$ or receptacle\$ or tray\$)) and (electrostatic\$ or static\$ or antistatic\$ or dessica\$)	EPO; JPO; DERWENT	2003/11/28 16:28
6	69	((ic or integrated adj circuit\$) same (package\$ or container\$ or receptacle\$ or tray\$)) and (electrostatic\$ or static\$ or antistatic\$ or dessica\$)) and (plastic or elastomer or polyprop\$)	EPO; JPO; DERWENT	2003/11/28 16:28
7	91	((ic or integrated adj circuit\$) and 206/\$.ccls.) or (((ic or integrated adj circuit\$) same (package\$ or container\$ or receptacle\$ or tray\$)) and (electrostatic\$ or static\$ or antistatic\$ or dessica\$)) and (plastic or elastomer or polyprop\$))	EPO; JPO; DERWENT	2003/11/28 16:28

begin